

## CTO 論壇

2008年9月10日 星期三 08:30 –18:00

台北國際會議中心二樓201ABC會議室

課程代碼 : **STCTO**

課程費用 : 免費 (需事先上網登記)

### 論壇簡介:

半導體晶片面臨尺寸越做越小，但效能卻要更加提升的強大壓力，在此同時，每一個 package 在體積縮小下，卻要能容納夠多的功能在裡面。在消費性電子市場成長驅動下，諸如以矽為渠道的 3D IC 或者 TSV 等 Packaging 技術之創新也更加快速且重要。本論壇將著重在對 TSV 技術的概述、技術演進與應用，並且與談人將對此主題進行深度的探討。

### 論壇主題:

Emerging Technology of SiP - TSV (Thru Silicon Via) Enabling Next Generation ICs/  
SiP 的萌芽技術 — TSV (Thru Silicon Via): Enabling Next Generation IC's

### 論壇主持人:

SEMI Taiwan 封裝測試委員會主席/  
GSA SiP 委員會主席/ 日月光集團 研發處總經理 唐和明 博士

### 座談會主持人:

SEMI Taiwan IC 委員會主席/ 聯華電子 市場全球行銷處副總 鍾立朝 先生

### 論壇共同主席:

1. SEMI Taiwan 封裝測試委員會副主席/ 義守大學 校長 傅勝利 博士
2. SEMI Taiwan IC 委員會主席/ 聯華電子 全球市場行銷處副總 鍾立朝 先生
3. SEMI Taiwan IC 委員會委員/ 美商暉貫科技 總經理暨亞洲區副總裁 周雷琪 先生
4. SEMI Taiwan IC 委員會委員/ 台灣新思科技 大中華區總裁 葉瑞斌 先生

### 議程:

08:30 – 09:00	報到
09:00 – 09:40	開幕演講 - TSV 概況 日月光集團研發處 總經理 唐和明 博士 探討議題: - TSV 技術之需求 - TSV 基礎建設概況 - 製造上的挑戰
09:40 – 10:20	ITRS TSV 未來發展 IEEE 院長, IEEE CPMT Society, William T. Chen 博士 探討議題:
10:20 – 10:40	中場休息
10:40 – 11:20	TSV 市場概況 Gartner 研發副總 Jim Walker 先生 探討議題: - 驅動技術發展的要因

	<ul style="list-style-type: none"> <li>- 產品應運與市場大小</li> <li>- 產業發展現況</li> <li>- 產品的執行與上市時機</li> </ul>
11:20 – 12:00	<p>TSV 技術概況 IMEC 專案協理 Eric Beyne 博士</p> <p>探討議題:</p> <ul style="list-style-type: none"> <li>- 3D-TSV 技術之成本要因</li> <li>- 3D-TSV 技術製程之概述</li> <li>- 3D-TSV 技術之 wafer thinning, temporary carrier mounted 與 thin die handling 製程概況</li> <li>- 3D stacking, Die-to-die, die-to-wafer, wafer-to-wafer 之製程概況</li> <li>- Packaging 3D-stacked IC's 的挑戰</li> <li>- 八吋與十二吋之材料、設備的挑戰</li> </ul>
12:00 – 13:30	上午場休息
13:30 – 14:10	<p>通訊產品概況 美商高通國際股份有限公司(Qualcomm) 副總 Tom Gregorich 先生</p> <p>探討議題:</p> <ul style="list-style-type: none"> <li>- 驅動因子與市場機會</li> <li>- 通訊 IC 設計、封裝與測試的要求</li> <li>- 產品與技術準則</li> <li>- 技術、設備、材料與設計的挑戰和關注焦點</li> </ul>
14:10 – 14:50	<p>光學產品概況 OmniVision Technologies Inc. 製程副理 Howard Rhodes 博士</p> <p>探討議題:</p> <ul style="list-style-type: none"> <li>- 光學產品驅動因子與市場機會</li> <li>- 光學 IC 設計、封裝與測試的要求</li> <li>- 光學產品與技術準則</li> <li>- 光學產品之技術、設備、材料與設計的挑戰和關注焦點</li> </ul>
14:50 – 15:30	<p>設備與整合的挑戰 美商暉賞科技(AVIZA) VP &amp; GM, PVD, CVD &amp; Etch Product Groups, Kevin Crofton 先生</p> <p>探討議題:</p> <ul style="list-style-type: none"> <li>- Via First &amp; Via Last</li> <li>- 8” vs. 12” 潛在議題與考慮要點</li> <li>- 現有技術水準、創新、挑戰與準則</li> <li>- Etch, Seed Layer, 與 Via Filling 上的挑戰</li> </ul>
15:30 – 15:50	中場休息
15:50 – 16:30	<p>設計與 EDA 工具之創新 台灣新思科技 研發科學家, Charles Chian 博士</p> <p>探討議題:</p> <ul style="list-style-type: none"> <li>- 整合設計: 從 IC 到 Package 再到系統整合</li> <li>- 設計技術</li> <li>- 技術挑戰與準則</li> </ul>
16:30 – 17:10	<p>測試上的創新 惠瑞捷 Mixed Signal &amp; RF Solutions Semiconductor Test 經理, Wilhelm Radermacher 先生</p> <p>探討議題:</p> <ul style="list-style-type: none"> <li>- Via First &amp; Via Last</li> <li>- 從 IC, Package, 到系統測試</li> <li>- 技術標竿</li> <li>- 現有技術水準、創新、挑戰與準則</li> </ul>

17:10 –18:00	<p>座壇會主題: 供應鏈、協同合作與標準化          座談會主持人:          SEMI Taiwan IC 委員會主席/ 聯華電子 市場全球行銷處副總 鍾立朝 先生          與談人:</p> <ol style="list-style-type: none"> <li>1. IEEE 院長, IEEE CPMT Society, William T. Chen 博士</li> <li>2. Gartner 研發副總 Jim Walker 先生,</li> <li>3. IMEC 專案協理 Eric Beyne 博士</li> <li>4. 美商高通國際股份有限公司 副總 Tom Gregorich 先生</li> <li>5. 美商暉貫科技 VP &amp; GM, PVD, CVD &amp; Etch Product Groups, Kevin Crofton 先生</li> <li>6. 台灣新思科技 研發科學家 Charles Chian 博士,</li> <li>7. 惠瑞捷 Mixed Signal &amp; RF Solutions Semiconductor Test 經理, Wilhelm Radermacher 先生</li> </ol>
18:00	閉幕

- 行程視現場狀況異動，不另行通知。
- 此論壇演講以英文為主。

主辦單位



共同主辦單位



合作單位



贊助單位

